



Im Zuge der Miniaturisierung der Elektronik werden die Verzugtoleranzen in der Leiterplattenherstellung enger gezogen – eine Herausforderung für die Elektronikfertigung.

Am Landeplatz wird es eng

Hochpräzise Leiterplattenfertigung berücksichtigt den Materialverzug

Mit der Miniaturisierung elektronischer Geräte und Bauelemente werden auch die Layouts für die Leiterplatten immer feiner. Auf der Platine wird es zunehmend enger, die Landeflächen für SMD-Pads werden kleiner. Bisher tolerable Ungenauigkeiten in der Leiterplattenfertigung und beim Bestücken und Verlöten der Bauelemente führen so zur Fehlfunktion der gesamten Schaltung.

Autor: Volker Freyerabend

In einem Projekt eines Elektronikherstellers mit bestehender Leiterplatten-Lieferantenbasis sollten neue, engere Spezifikationsanforderungen für einen Prototyp im SMT-Prozess erfüllt werden. Bei der Verarbeitung der Bauteile wird mithilfe einer Schablone die Lötpaste auf die Leiterplatte gedruckt. Gefordert war dabei eine höhere Genauigkeit mit kleineren Toleranzen, wie sie bisherige Leiterplattenhersteller nicht erreichten. Der Schwarzwälder Schablonen- und Leiterplattenhersteller Becker & Müller Schaltungsdruck hatte sich bereits für höhere Genauigkeiten mit Investitionen und eigenen Testreihen gerüstet und konnte zeitnah auf diese Anforderung eingehen. Der technisch größte Schritt war die Investition in einen Direktbelichter, der das Layout der Schaltung direkt und sehr genau auf das Trägermaterial aufbringt. Somit entfällt der sonst übliche Zwischenschritt über einen Film, der das Layout überträgt. Das Filmmaterial unterlag gewissen Dimensionsveränderungen, die zu Ungenauigkeiten führten.

Thermische Einflüsse genau bestimmt

Ein weiterer wichtiger Schritt war die genaue Beobachtung und Analyse, wie sich die unterschiedlichen

Basismaterialien der Leiterplatten unter thermischen Einflüssen verhalten. Dimensionsänderungen des Basismaterials während der Produktionsprozesse sind normal. Dieser Materialverzug ist nicht weiter störend, solange der Verzug die Fertigungsqualität bei der SMD-Bestückung nicht beeinträchtigt. Wenn aber auch nach bester Ausrichtung der Schablone zur Leiterplatte die äußeren SMD-Pads nur noch zur Hälfte deckend sind, dann ist ein zuverlässiger Druck nicht mehr möglich (Bild 1).

Eine Lösung bietet eine Größenanpassung (Skalierung) der Schablone. Das ist allerdings erst nach der Fertigung der Leiterplatte und deren präziser Vermessung möglich. Bei der Fertigung von Schablonen selbst treten nur geringe Toleranzen auf, weil diese keine thermischen Prozesse durchlaufen müssen – dieser Materialverzug ist also nicht relevant.

Ein alternativer, neuer Ansatz ist es, die Leiterplatte dimensionsgenau herzustellen. Durch die intensive Weiterentwicklung und das Ausreizen der bestehenden Prozesse bei der Fertigung kann so der Verzug von Leiterplatten, der im Standardprozess bis zu $+100 \mu\text{m}$ auf 250 mm Länge beträgt, wesentlich verbessert werden.

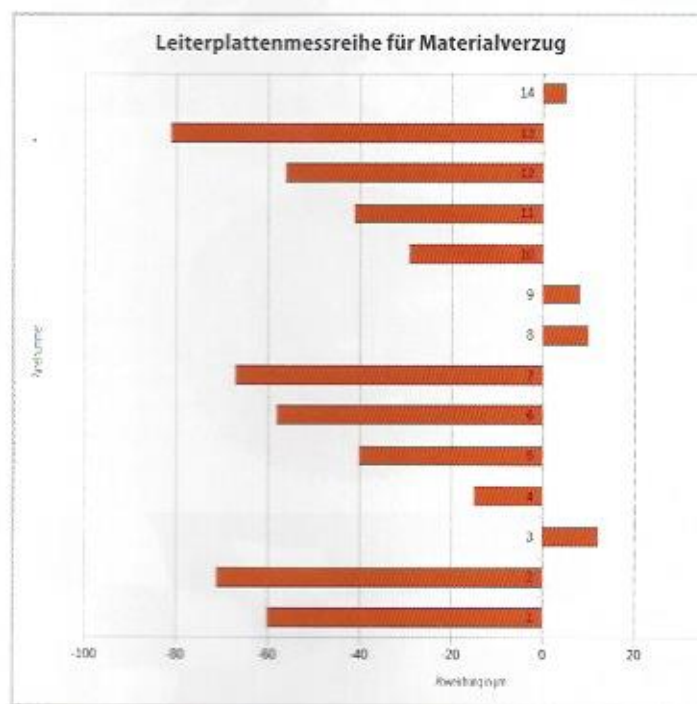


Bild 1: Materialverzug bei der Leiterplattenfertigung vor der Prozessoptimierung (Messung in X-Richtung)

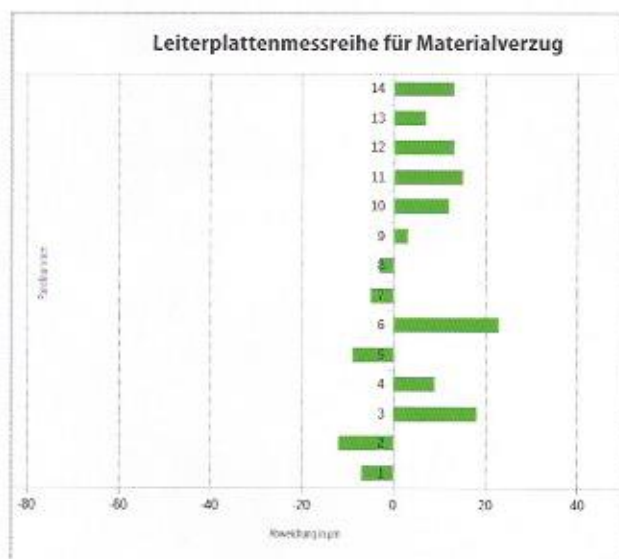


Bild 2: Materialverzug bei der Leiterplattenfertigung nach der Prozessoptimierung (Messung in X-Richtung). Die Abweichungen sind wesentlich geringer als zuvor.

In dem konkreten Projekt durfte der Verzug $\pm 25 \mu\text{m}$ bei dieser Leiterplattenlänge nicht überschreiten. Die Verzüge sind jedoch durch die Beschaffenheit des Materials in x- und y-Richtung unterschiedlich groß. Dies hat Becker & Müller in seinem Lösungsansatz berücksichtigt. Die Größe des Layouts wird für den Pastendruck an die thermischen Eigenschaften des Leiterplattenmaterials angepasst beziehungsweise skaliert. Natürlich muss auch hier an die korrekte Ausrichtung der Leiterplatte gedacht werden. Die Fertigung erreichte auf diesem Weg eine Toleranz von weniger als $\pm 25 \mu\text{m}$. Die Übersicht in Bild 2 zeigt dies anschaulich.

Die entsprechenden Fertigungsparameter hat der Leiterplattenhersteller durch eine Änderung des Pro-

zesscontrollings und durch Analysen des gesamten Prozesses exakt bestimmt. Diese werden bei engen Spezifikationsanforderungen (kleiner als die Standard-Toleranzen) in den Produktionsprozess mit eingeplant. Um den hohen Qualitätsanforderungen nachzukommen, wird im Prozess sichergestellt, dass die Leiterplattenausrichtung immer gleich ist. (dw) ■

Autor
Volker Feyerabend
freier Journalist, Reutlingen



all-electronics.de
infoDIREKT

270pr0916

DIESER NEUE JET DISPENSER STELLT SICH IHREN HERAUSFORDERUNGEN



- Kompakt. Beeindruckend. Produktiv.
- Platzsparend mit nur 1 m² Standfläche
- Laserhöhenmessung für 3D Applikationen
- Bis zu 150'000 dots/h (Piezo Jet Ventil)
- Virtuelle Tour auf www.my-smt-spider.com



BESUCHEN SIE UNS AUF DER BONDEXPO STUTTGART, STAND 9304

essemtec
ANALYS-MAß